

(19)日本国特許序 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-200854

(P2000-200854A)

(43)公開日 平成12年7月18日 (2000.7.18)

(51)Int.Cl.
H 01 L 23/12
H 05 K 1/18

識別記号

F I
H 01 L 23/12
H 05 K 1/18テマコード(参考)
L 5 E 3 3 6
L

審査請求有 請求項の数9 OL (全6頁)

(21)出願番号 特願平11-755

(22)出願日 平成11年1月5日 (1999.1.5)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 川嶋 和之

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74)代理人 100097113

弁理士 堀 城之

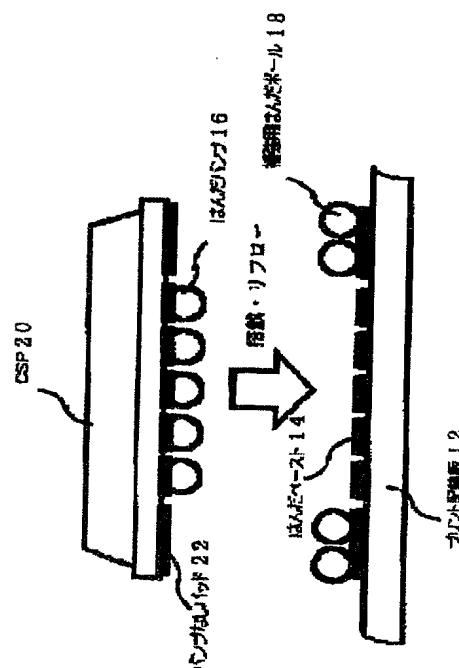
Fターム(参考) 5E336 AA04 AA09 BB01 BC28 BC34
CC32 CC36 CC43 EE03 GG06

(54)【発明の名称】 半導体構造及び電子部品実装方法

(57)【要約】

【課題】 本発明は、プリント配線板とCSPとのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造及び電子部品実装方法を提供することを課題とする。

【解決手段】 バンプを有するその他のパッドよりも広い面積のパッドが部品コーナー部に形成されかつはんだバンプ16を有しないバンプなしパッドを有する半導体構造及び電子部品実装方法、また、予めプリント配線板12にはんだボール18を配置しておき、リフローソルダーリング後にはんだ接続強度を補強する補強バンプ24を他のバンプよりも広い接続面積で形成し、部品とプリント配線板12との接続信頼性を向上させる電子部品実装方法。



(特開2000-200854 (P2000-200854)

1

2

【特許請求の範囲】

【請求項1】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、

その他のバンプに比べ広い接続面積を有し、プリント配線板との接続強度を補強する補強バンプを備えることを特徴とする半導体構造。

【請求項2】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、

予めプリント配線板に配置されたはんだボールと、リフローソルダリング後に他のバンプよりも広い接続面積で形成された、はんだ接続強度を補強する補強バンプとを有することを特徴とする半導体構造。

【請求項3】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、

前記フェースダウンボンディング部品の部品コーナー部に形成されはんだバンプを有しないパッドであるバンプなしパッドの面積が、バンプを有するその他のパッドよりも広い面積を有するように構成されていることを特徴とする半導体構造。

【請求項4】 前記プリント配線板上にはんだペーストを印刷後、補強用のはんだボールを自動搭載し、前記バンプなしパッドを複数個有する前記フェースダウンボンディング部品を自動搭載し、リフローソルダリングを行うことにより構成されていることを特徴とする請求項1乃至3のいずれか一項に記載の半導体構造。

【請求項5】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であって、

その他のバンプに比べ広い接続面積を有し、プリント配線板との接続強度を補強する補強バンプを前記フェースダウンボンディング部品上に形成することを特徴とする

.電子部品実装方法。

【請求項6】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であって、

10 予めプリント配線板にはんだボールを配置する工程と、リフローソルダリング後にはんだ接続強度を補強する補強バンプを、他のバンプよりも広い接続面積で形成する工程とを有することを特徴とする電子部品実装方法。

【請求項7】 ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であって、

20 バンプを有するその他のパッドよりも広い面積を有し、かつはんだバンプを有しないパッドであるバンプなしパッドを、前記フェースダウンボンディング部品の部品コーナー部に形成する工程とを有することを特徴とする電子部品実装方法。

【請求項8】 前記プリント配線板上にはんだペーストを印刷後、補強用のはんだボールを自動搭載し、前記バンプなしパッドを複数個有する前記フェースダウンボンディング部品を自動搭載し、リフローソルダリングを行うことを特徴とする請求項5乃至7のいずれか一項に記載の電子部品実装方法。

【請求項9】 前記プリント配線板に前記はんだペーストを印刷する工程と、

はんだボールを自動搭載する工程と、
前記はんだバンプの付いていない前記バンプなしパッドを有する前記フェースダウンボンディング部品を自動搭載してリフローソルダリングを行う工程と、
前記プリント配線板と前記フェースダウンボンディング部品とのはんだ接続強度を補強する前記補強バンプを、その他バンプよりも広い接続面積で形成する工程とを有することを特徴とする請求項7に記載の電子部品実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子部品の実装技術に関し、特にボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品（以下CSP（Chip Scale Package））に用いる半導体構造及び電子部品実装方法に関する。

【0002】

3

【従来の技術】従来、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品（以下CSP）のはんだ接続信頼性の向上手段として、CSP部品コーナー部に補強用のバンプを設ける従来技術が、例えば、特開平10-92965号公報（第1従来技術）や特開平10-56093号公報（第2従来技術）等より報告されている。しかしながら、第1、第2従来技術では、部品コーナー部はプリント配線板からの応力が集中する箇所であるため、装置落下衝撃等の大きな応力が加わった場合、接続面積の広い補強用バンプでないとそれはなんだ接続部は容易に破壊してしまう。このため、携帯電子機器のような装置落下場面が予想される機器においては、仮に部品コーナー部にバンプを有していたとしても、樹脂等でプリント配線板と接着する、あるいはプリント配線板が撓まないような強固な装置構造にすることにより、接続部の破壊回避している。しかし、樹脂等の接着補強の場合、その接着工程が必要となってしまう他、接着後の修理が不可能であり好ましくなく、また強固な装置構造による回避手法は、小型・軽量化が必要である携帯電子機器においては筐体も薄型・軽量化が必要となるため限界があり、優れた手法とは言えない。また、上述の回避手段として、部品コーナー部に、他の電極よりも径の大きなボール、あるいは突起を付ける従来技術が、特開平9-162241号公報（第3従来技術）や特開平9-307022号公報（第4従来技術）より報告されている。

【0003】

【発明が解決しようとする課題】しかしながら、第3、第4従来技術では、実際の自動搭載場面を考えると、図5に示すように電極のコプラナリティが異なるため、補強用バンプ100はプリント配線板110と接続されてもその他の電極バンプ130は未はんだとなる可能性が非常に高く、実用化は困難であるという問題点があった。このため、CSP120のはんだボールがないタイプの部品であるランドグリッドアレイ部品では補強用パッドが実用化されているが、CSP120では実用化の例がない。さらに、上述のCSP120が図3に示すようなフルマトリクス電極配置、あるいはそれに近い電極配置で、しかも部品外形端まで配置されているような構造の場合、一般的のCSP120用の搬送用トレイでは、はんだボールに非接触でCSP120をCSP120用の搬送用トレイに収納することができないため、部品コーナー部に補強用バンプ100を配置することは困難であり、また、仮に専用トレイを製作するとしても納期を要し費用が高いという問題点があった。

【0004】本発明は斯かる問題点を鑑みてなされたものであり、その目的とするところは、プリント配線板とCSPとのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる

(特開2000-200854 (P2000-200854)

4

半導体構造及び電子部品実装方法を提供する点にある。

【0005】

【課題を解決するための手段】本発明の請求項1に記載の要旨は、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、その他のバンプに比べ広い接続面積を有し、プリント配線板との接続強度を補強する補強バンプを備えることを特徴とする半導体構造に存する。また本発明の請求項2に記載の要旨は、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、予めプリント配線板に配置

10 されたはんだボールと、リフローソルダーリング後に他のバンプよりも広い接続面積で形成された、はんだ接続強度を補強する補強バンプとを有することを特徴とする半導体構造に存する。また本発明の請求項3に記載の要旨は、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、予めプリント配線板に配置

20 されたはんだボールと、リフローソルダーリング後に他のバンプよりも広い接続面積で形成された、はんだ接続強度を補強する補強バンプとを有することを特徴とする半導体構造に存する。また本発明の請求項4に記載の要旨は、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造であって、前記フェースダウンボンディング部品の部品コーナー部に形成されはんだバンプを有しないパッドであるバンプなしパッドの面積が、バンプを有するその他のパッドよりも広い面積を有するように構成されていることを特徴とする半導体構造に存する。また本発明の請求項4に記載の要旨は、前記プリント配線板上にはんだペーストを印刷後、補強用のはんだボールを自動搭載し、前記バンプなしパッドを複数個有する前記フェースダウンボンディング部品を自動搭載し、リフローソルダーリングを行うことにより構成されていることを特徴とする請求項

30 1乃至3のいずれか一項に記載の半導体構造に存する。また本発明の請求項5に記載の要旨は、ポールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品に用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であって、その他のバンプに比べ広い接続面積を有し、プリント配線板との接続強度を補強する補強バンプを前記フェースダウンボンディング部品上に形成することを

50

特徴とする電子部品実装方法に存する。また本発明の請求項6に記載の要旨は、ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であつて、予めプリント配線板にはんだボールを配置する工程と、リフローソルダリング後にはんだ接続強度を補強する補強バンプを、他のバンプよりも広い接続面積で形成する工程とを有することを特徴とする電子部品実装方法に存する。また本発明の請求項7に記載の要旨は、ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品用いられ、プリント配線板と前記フェースダウンボンディング部品とのはんだ接続信頼性が向上でき、はんだバンプにダメージを与えることなく搬送用トレイに収納できる半導体構造を用いた電子部品実装方法であつて、バンプを有するその他のパッドよりも広い面積を有し、かつはんだバンプを有しないパッドであるバンプなしパッドを、前記フェースダウンボンディング部品の部品コーナー部に形成することを特徴とする電子部品実装方法に存する。また本発明の請求項8に記載の要旨は、前記プリント配線板上にはんだペーストを印刷後、補強用のはんだボールを自動搭載し、前記バンプなしパッドを複数個有する前記フェースダウンボンディング部品を自動搭載し、リフローソルダリングを行うことを特徴とする請求項5乃至7のいずれか一項に記載の電子部品実装方法に存する。また本発明の請求項9に記載の要旨は、前記プリント配線板に前記はんだペーストを印刷する工程と、はんだボールを自動搭載する工程と、前記はんだバンプの付いていない前記バンプなしパッドを有する前記フェースダウンボンディング部品を自動搭載してリフローソルダリングを行う工程と、前記プリント配線板と前記フェースダウンボンディング部品とのはんだ接続強度を補強する前記補強バンプを、その他バンプよりも広い接続面積で形成する工程とを有することを特徴とする請求項7に記載の電子部品実装方法に存する。

【0006】

【発明の実施の形態】以下に示す各実施形態は、ボールグリッドアレイやチップサイズパッケージ、あるいはチップスケールパッケージと呼ばれるようなフェースダウンボンディング部品（以下CSP）に用いる半導体構造及び電子部品実装方法において、バンプを有するその他、パッドよりも広い面積のパッドが部品コーナー部に形成され、かつはんだバンプを有しない点に特徴を有する。また、予めプリント配線板にはんだボールを配置しておく半導体構造及び電子部品実装方法により、リフロ

(特開2000-200854 (P2000-200854p..

ーソルダリング後にはんだ接続強度を補強する補強バンプを他のバンプよりも広い接続面積で形成し、部品とプリント配線板との接続信頼性を向上させる点に特徴を有している。以下、本発明の各種実施形態を図面に基づいて詳細に説明する。

【0007】（第1実施形態）図1は本発明にかかる半導体構造の第1実施形態を説明するための図である。プリント配線板12上にはんだペースト14を印刷後、補強用はんだボール18を自動搭載し、はんだバンプ16を有さず、かつはんだバンプ16を有するその他のパッドよりも広い面積のバンプなしパッド22を複数個有するCSP20を自動搭載し、リフローソルダリングを行うことにより構成される点に特徴を有している。これにより、プリント配線板12とCSP20とのはんだ接続強度を補強する補強バンプ24を、他のバンプに比べ広い接続面積で形成することを可能とすることができる。このとき、搭載される補強用はんだボール18は、CSP20のはんだバンプ16の高さと近いほど良い。

【0008】図2は図1の半導体構造を作成する本発明にかかる電子部品実装方法を説明するための工程フロー図である。図2(a)に示すようにプリント配線板12にはんだペースト14を印刷する工程を実行後、図2(b)に示すようにバルクフィーダー等により補強用はんだボール18を自動搭載する工程を実行する。その後、図2(c)に示すように、はんだバンプ16の付いていないバンプなしパッド22を複数個有するCSP20を自動搭載し、リフローソルダリングを行うことにより、プリント配線板12とCSP20とのはんだ接続強度を補強する補強バンプ24を、その他バンプよりも広い接続面積で形成することを可能とする(図2(d)参照)。

【0009】以上説明したように、第1実施形態によれば、CSP20において、プリント配線板12との接続強度を補強する補強バンプ24を、他のバンプに比べ広い接続面積で形成することにより、プリント配線板12とCSP20とのはんだ接続信頼性を向上させることができる。これにより、樹脂等による補強工程や、筐体等による補強機構が省略可能となるといった効果を奏する。

【0010】図4はフルマトリクス状、あるいはそれに近い状態で、かつ部品外形端まではんだバンプが配置されたCSPの上面図である。図4に示すようなフルマトリクス状、あるいはそれに近い状態で、かつ部品外形端まではんだバンプ16が配置されたCSP20において、その部品コーナー部にはんだバンプ16を設けないで済むようになる。これにより、はんだバンプ16にダメージを与えることなく搬送用トレイに収納することが可能となり、はんだバンプ16の損傷による自動搭載機の誤認識を防ぐことができ、またそれを恐れて部品コーナー部の電極を削減する必要もなくなるといった効果を

(特開2000-200854 (P2000-200854)

奏する。

【0011】(第2実施形態)図3は本発明にかかる半導体構造及び電子部品実装方法の第2実施形態を説明するための図である。自動搭載後にリフローソルダーリングされ、さらにロボットや人手等によりはんだ量の補給が必要な大型部品30あるいは大型部品電極32、または接着剤等により接続補強が必要な部品において、そのはんだ接続部にリフローソルダーリング前にはんだ量補給用ボール34、…、34を自動搭載することにより、はんだ量補給工程を省略することが可能となる。

【0012】(第3実施形態)前述の補強用はんだボール18を、ボール形状でなくその他の形状にし、自動搭載後リフローソルダーリングすることでも、第1及び第2実施形態と同様の効果が得られる。

【0013】なお、本発明が上記各実施形態に限定されず、本発明の技術思想の範囲内において、各実施形態は適宜変更されることは明らかである。また上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等にすることができる。また、各図において、同一構成要素には同一符号を付している。

【0014】

【発明の効果】本発明は以上のように構成されているので、以下に掲げる効果を奏する。第1の効果は、CSPにおいて、プリント配線板との接続強度を補強する補強パンプを、その他のパンプに比べ広い接続面積で形成することにより、プリント配線板とCSPとのはんだ接続信頼性を向上させる点である。これにより、樹脂等による補強工程や、筐体等による補強機構が省略可能となる。第2の効果は、図4に示すようなフルマトリクス状、あるいはそれに近い状態で、かつ部品外形端まではんだパンプが配置されたCSPの上面図である。

部にははんだパンプを有さない点である。これにより、はんだパンプにダメージを与えることなく搬送用トレイに収納することが可能となり、はんだパンプの損傷による自動搭載機の誤認識を防ぐことができ、またそれを恐れてコーナー部の電極を削減する必要もなくなる。

【図面の簡単な説明】

【図1】本発明にかかる半導体構造及び電子部品実装方法の第1実施形態を説明するための図である。

【図2】図1の半導体構造を作成する本発明にかかる電子部品実装方法を説明するための工程フロー図であつて、同図(a)ははんだペーストを印刷する工程、同図2(b)ははんだボールを自動搭載する工程、同図(c)(d)は、CSPを自動搭載し、リフローソルダーリングを行うことにより、補強パンプを形成する工程をそれぞれ示している。

【図3】本発明にかかる半導体構造及び電子部品実装方法の第2実施形態を説明するための図である。

【図4】フルマトリクス状、あるいはそれに近い状態で、かつ部品外形端まではんだパンプが配置されたCSPの上面図である。

【図5】第3、第4従来技術における自動搭載状態を説明するための図である。

【符号の説明】

12…プリント配線板

14…はんだペースト

16…はんだパンプ

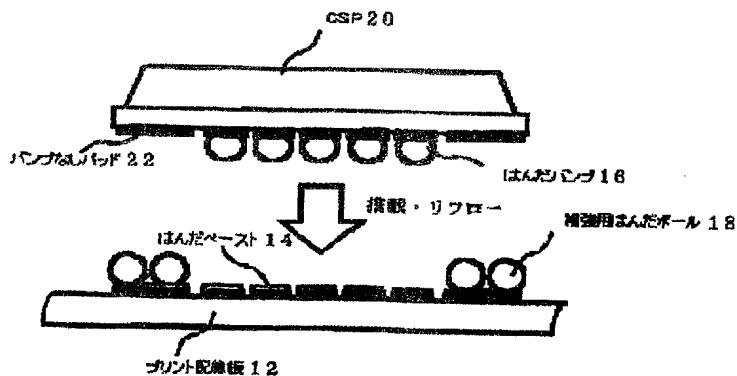
18…補強用はんだボール

20…CSP (Chip Scale Package)

22…パンプなしパッド

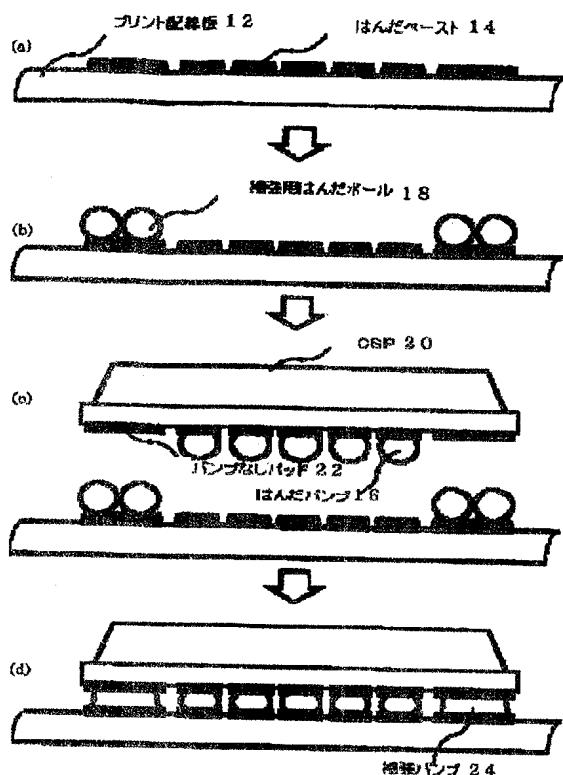
24…補強パンプ

【図1】

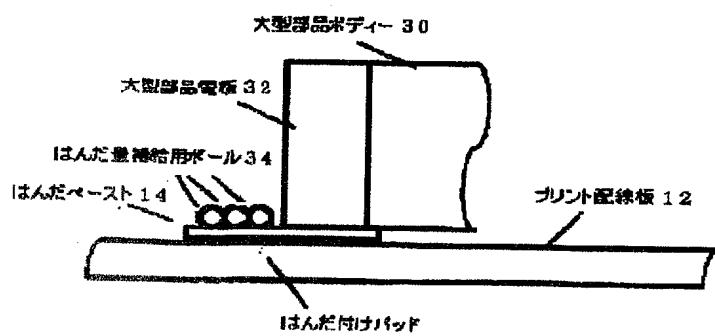


(特開2000-200854 (P2000-200854)

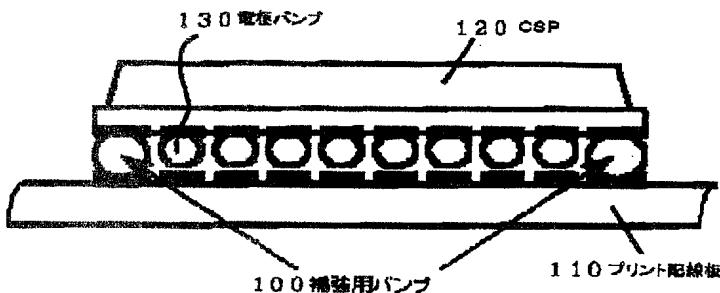
【図2】



【図3】



【図5】



【図4】

